

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-308667

(43)Date of publication of application : 02.11.2001

(51)Int.Cl.

H03H 7/01
H01F 27/00
H01G 4/33
H01G 4/40

(21)Application number : 2000-127623

(22)Date of filing : 24.04.2000

(71)Applicant : HITACHI LTD

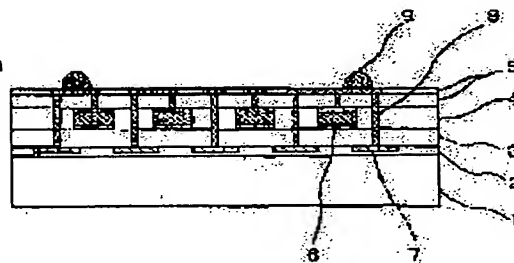
(72)Inventor : MOTOWAKI NARIHISA
AKAMINE HITOSHI
WATABIKI SEIJI
NAMATAME TOSHIHIDE
NAGAI AKIRA
AKABOSHI HARUO

(54) LC FILTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a laminated LC filter which is small in dielectric loss, high in production stability and low in noise generation, and a small size and low noise chip element using the LC filter, and further a small size and low cost module mounted with the chip applicable to high frequencies.

SOLUTION: An inductor layer 2 provided with an inductor 7, an organic insulating material layer 3, a capacitor layer 4 provided with capacitor 6, and a low dielectric layer 5 are laminated in this order on an insulating substrate 1. The inductor 7 is connected with the capacitor 6 by wiring 8. The low dielectric layer 5 is provided with an external terminal 9.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-308667

(P2001-308667A)

(43) 公開日 平成13年11月2日 (2001.11.2)

(51) Int.Cl.⁷

識別記号

F I

テームト (参考)

H 0 3 H 7/01

H 0 3 H 7/01

Z 5 E 0 7 0

H 0 1 F 27/00

H 0 1 F 15/00

D 5 E 0 8 2

H 0 1 G 4/33

H 0 1 G 4/06

1 0 1 5 J 0 2 4

4/40

4/40

3 2 1 A

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号

特願2000-127623(P2000-127623)

(22) 出願日

平成12年4月24日 (2000. 4. 24)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 元脇 成久

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72) 発明者 赤嶺 均

長野県小諸市大字柏木190番地 株式会社

日立製作所半導体グループ内

(74) 代理人 100075096

弁理士 作田 康夫

最終頁に続く

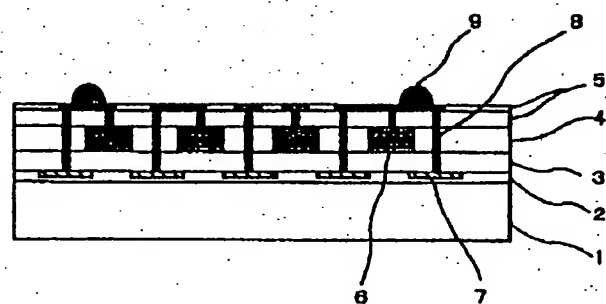
(54) 【発明の名称】 LCフィルタ

(57) 【要約】

【課題】 誘電損失が小さく、生産安定性が高く、ノイズ発生も少ない積層型LCフィルタ、および、LCフィルタを用いた小型・低ノイズのチップ型素子、さらに、チップを搭載した小型・低コストの高周波対応モジュールを提供する。

【解決手段】 絶縁基板1上に、インダクタ7が設けられたインダクタ層2、有機絶縁物層3、コンデンサ6が設けられたコンデンサ層4および低誘電体層5が順に積層されている。インダクタ7とコンデンサ6は配線8によって接続されている。低誘電体層5には外部端子9が設けられている。

図 1



【特許請求の範囲】

【請求項1】 コンデンサ層、インダクタ層の積層構造を有するLCフィルタにおいて、前記コンデンサ層と、インダクタ層とが、有機絶縁物層を介して接合されていることを特徴とするLCフィルタ。

【請求項2】 前記有機絶縁物層の膜厚が $50\mu\text{m}$ 以上 $1000\mu\text{m}$ 以下であることを特徴とする請求項1に記載のLCフィルタ。

【請求項3】 請求項1のLCフィルタに外部端子を備えたチップ型素子。

【請求項4】 請求項1のLCフィルタに外部端子を備えたチップ型素子を搭載した高周波対応モジュール。

【請求項5】 インダクタ配線を有するインダクタ層、およびコンデンサを有するコンデンサ層を備えるLCフィルタにおいて、前記インダクタ層と前記コンデンサ層との間に有機樹脂層が配置され、前記有機樹脂層の比誘電率は $2.2\sim 3.5$ であることを特徴とするLCフィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、LCフィルタおよびその製造方法に関する。

【0002】

【従来の技術】 携帯型通信機器にノイズフィルタを適用するにあたって、小型化・高性能化のニーズがある。特開平5-347527号公報は、LCフィルタを小型化するために、コンデンサやインダクタを厚膜法で積層形成し1チップ化する技術が知られている。The International Journal of Microcircuits and Electronic Packaging 誌 22巻3号(1999年第3四半期) 254-261頁は、 SiO_2 薄膜によって誘電体の積層構造を形成する半導体プロセスを記載する。

【0003】

【発明が解決しようとする課題】 特開平5-347527号公報のコンデンサ、インダクタの積層形成法においては、一種類のセラミックス材料から作られた誘電体の積層構造中にコンデンサ、インダクタを形成していく。このセラミックス材料には、 ϵ_r が20前後の $\text{BaO}-\text{TiO}_2-\text{Al}_2\text{O}_3-\text{SiO}_2$ が用いられているが、インダクタ部の誘電損失が大きいう問題があった。この問題は、 ϵ_r が9前後の Al_2O_3 を用いた場合も同様である。また、セラミックスの代わりにフェライト材を用いると、コンデンサ部で高い比誘電率が得られない($\epsilon_r=10\sim 15$)。さらに、セラミックスとフェライト材の積層構成は、一体焼成の際に熱収縮、熱膨張差によって層剥がれやクラックが生じ易いという欠点がある。

【0004】 一方、 SiO_2 薄膜によって誘電体の積層構造を形成する方法においては、 SiO_2 は比誘電率が $\epsilon_r=4$ と小さく誘電損失も小さいが、薄膜プロセスである為にインダクタ近傍にコンデンサが存在し、コンデ

ンサ電極を電流が流れるとインダクタでノイズが発生するという問題があった。

【0005】 本発明では、誘電損失が小さく、生産安定性が高く、ノイズ発生も少ない積層型LCフィルタ、および、LCフィルタを用いた小型・低ノイズのチップ型素子、さらに、チップを搭載した小型・低コストの高周波対応モジュールを提供することを目的とする。

【0006】

【課題を解決するための手段】 上記目的を達成する本発明の特徴は、コンデンサ層、インダクタ層の積層構造を有するLCフィルタにおいて、コンデンサ層とインダクタ層との間に、有機樹脂などの有機絶縁物層を配置したことにある。

【0007】 このようなLCフィルタでは、有機絶縁物層がコンデンサ電極ノイズからインダクタを遮蔽するので、LCフィルタが低ノイズ化する。低い比誘電率を有する有機絶縁物を用いることにより、誘電損失を抑えることができる。また、有機絶縁物の熱膨張率調整範囲が広いことから、コンデンサ層とインダクタ層を高い信頼性で接合できる。このようなLCフィルタに外部端子を設ければ、従来より小型で低ノイズのチップ型素子を提供できる。さらに、チップ型素子を高周波対応モジュールに搭載すれば、フィルタ部の実装面積が低減できて小型化できる上、部品点数の減少により低コストなモジュールを提供できる。

【0008】 有機絶縁物として、例えば、ポリイミド系樹脂、BCB(Benzo Cyclo Butene)やそれらを多孔質化したものが挙げられる。これらの樹脂は $\epsilon_r=2.2\sim 3.5$ という極めて低い比誘電率を有し、樹脂上にインダクタの電極配線を施せば、誘電損失を最小にすることが出来る。また、熱膨張率については、例えばポリイミドは、官能基を変えることにより、 $50\times 10^{-7}\sim 200\times 10^{-7}$ ($^{\circ}\text{C}$)と幅広い値をとることが知られており、適当な樹脂の選択により、セラミックス同志の接合はもちろん、セラミックスとフェライトなどの異種材料の接合も、層はがれやクラック等を起こすことなく実現できる。さらに、前記樹脂はスピンコート法で塗布できるので、容易に厚膜化が可能で、インダクタのコンデンサ電極からのノイズシールド層として用いるのに好適である。

【0009】 なお、ノイズシールド層として用いるためには、有機絶縁物層の膜厚が $50\mu\text{m}$ 以上 $1000\mu\text{m}$ 以下であることが好ましい。これは、 $50\mu\text{m}$ 未満の膜厚ではインダクタにノイズが発生するのを完全に抑えられず、 $1000\mu\text{m}$ を超えると膜厚方向の収縮が影響して層剥がれが起き易くなるためである。

【0010】

【発明の実施の形態】 (実施例1) 図1に、本発明の第1の実施例である積層型LCフィルタの層構成を示す。絶縁基板1上に、インダクタ7が設けられたインダクタ

層2、有機絶縁物層3、コンデンサ6が設けられたコンデンサ層4および低誘電体層5が順に積層されている。インダクタ7とコンデンサ6は配線8によって接続されている。低誘電体層5には外部端子9が設けられている。

【0011】絶縁基板1は、肉厚0.5mmのアルミノボロシリケートガラス基板である。インダクタ層2、コンデンサ層4、低誘電体層5の材料は、共通の材料として $\text{BaO}-\text{Al}_2\text{O}_3-\text{SiO}_2$ (BAS) 系セラミックス材料を用いた。

【0012】以下にインダクタ層2およびコンデンサ層4のセラミックス層の形成方法を説明する。セラミックス原料粉末をボールミル混合し仮焼きしたものをボールミルで粉碎する。これをシート状に成形してグリーンシートを作る。グリーンシート上に導電ペーストで電極を印刷し、圧着、焼成(350℃)して、セラミックス層に電極を形成した。インダクタ層2については、100μm厚のセラミックスシート上に、Cuのスパイラルパターンの配線を形成する。コンデンサ層4については、誘電体厚膜5を挟んで、グリーンシートの上下にCu電極を形成した。

【0013】有機絶縁物層3はポリイミド系樹脂PIQ(polyimide iso-indoloquinazo-linedione)の低熱膨張率($5 \times 10^{-6}/^{\circ}\text{C}$)タイプのもを用いた。有機絶縁物層3は、以下のようにして形成した。N-メチル-2-ピロリドンに溶媒とするPIQ溶液を、インダクタ層2上にスピンコートで塗布し、110℃3分でプリベークした。その後、露光、現像(現像液:テトラメチルアンモニウムハイドライド)してパターンニングを行った。パターンニングは、後で配線8の材料金属を埋める空間を形成するために行われる。パターンニングの後、ポリイミド系樹脂PIQを350℃で熱硬化させて有機絶縁物層3を形成した。有機絶縁物層3はこの方法によって、100μmの厚みにすることができた。

【0014】Cuの配線8は、めっきによって形成した。外部端子はPb-Snはんだを用いて、はんだパンブとして形成した。

【0015】以上のように形成されたLCフィルタは、有機絶縁物層3の比誘電率が $\epsilon_r=3.4$ と小さいために誘電損失も小さく、インダクタ配線の漏れ電流やインダクタ配線間のクロストークを小さく抑えることができた。また、コンデンサ電極には電源ノイズが検出されたが、インダクタ層2の配線には、このノイズに同期するノイズは検出されなかった。これは、コンデンサ層4とインダクタ層2との距離が、有機絶縁物層3によって離れているためである。さらに、有機絶縁物層3にクラックや層剥がれは見られず、生産安定性にも優れていることが分かった。

【0016】なお、絶縁基板1として、他にSi表面を熱酸化して SiO_2 を形成したものやセラミックス基板

などを用いてもよいし、絶縁基板を用いずに低誘電体層上にコンデンサ、インダクタ等を積層形成してもよい。

【0017】インダクタ層2、低誘電体層5の材料としては、ステアタイト($\text{MgO}-\text{SiO}_2$)、フォルステライト($\text{MgO}-\text{SiO}_2$)、アルミナ、マグネシア、 SiO_2 、 $\text{BaO}-\text{SrO}-\text{SiO}_2-\text{ZrO}_2$ (BSSZ)系、 $\text{CaO}-\text{ZrO}_2$ +ガラス(CZ)系を用いてもよい。コンデンサ層4として、 BaTiO_3 系、Pb($\text{Mn}_{1/3}\text{Nb}_{2/3}$)O系やそれらを易焼結化したものを用いてもよい。インダクタ層2については、フェライト材料を用いてもよい。

【0018】有機絶縁物としてPIQ以外のポリイミド系樹脂、BCB (Benzo CycloButene) やそれらを多孔質化したものを用いてもよい。

【0019】配線8やインダクタの配線については、Ag, Au, Pt, Ag-Pd, Alを用いてもよく、配線8と有機絶縁物層3との間に接着力を上げるために、Cr, Ti, Mo, TiN, Ti/Wなどをはさんでもよい。本フィルタの任意の層間にTa-Nなどの抵抗体が形成されていてもよい。外部端子は、半球状のパンブを用いても、方形のランドを用いてもよい。

【0020】図2に本実施例で作製したチップ型素子11と、チップ型素子11が電極配線13上に搭載された高周波対応モジュール12を示す。チップ型素子11は、 $2 \times 2 \times 1$ mm厚(パンブ厚み除く)で、従来に比べ面積で約1/4の小型化ができた。その性能も電源ノイズの影響を受けにくい低ノイズの良好なものであった。複数のLCフィルタを1つのチップ型素子として実装できるので、コンデンサやインダクタを大量に実装していた従来の場合より、高周波対応モジュール12における実装面積を小さくできた。同時に実装にかかる手間も1回で済むため、スループットが上がって、低コスト化が実現できた。

(実施例2) 図3に、本発明の第2の実施例である積層型LCフィルタの層構成を示す。本実施例のLCフィルタは、実施例1のLCフィルタのインダクタ層2およびコンデンサ6の位置が入れ替わったものである。

【0021】本実施例のLCフィルタの製造方法を以下に説明する。アルミノボロシリケートガラス基板(0.5mm厚)を用いた絶縁基板1上に、実施例1と同じ材料・方法でコンデンサ層4を形成した。この上に実施例1と同様の方法でPIQ層を形成した。PIQ層の表面にスパイラルパターンの配線から成るインダクタ7を形成してインダクタ層2を形成した。さらに、100μmのPIQ層を積層した上に実施例1と同じ低誘電体層5を設け、各部をCuを用いた配線8で結び、最後にランドと呼ばれる方形の外部端子10を形成した。

【0022】本実施例では、PIQ層の膜厚が40, 50, 1000, 1010, 1050μmである5種類のLCフィルタを作り、それらを比較した。有機絶縁物の

膜厚が $1010\mu\text{m}$ のものは、コンデンサ層と有機絶縁物層の間にコーナー部で部分的な層剥れが生じた。膜厚が $1050\mu\text{m}$ のものは層剥れがさらに顕著になり、焼成後完全にはがれた。有機絶縁層の厚みは $1000\mu\text{m}$ を超えると厚み方向の収縮が影響して、層剥れが生じやすいので好ましくない。

【0023】有機絶縁物の膜厚が $50, 1000\mu\text{m}$ のものは層剥れもなく、また、インダクタ7がコンデンサ6の電極で検出される電源ノイズに影響されることも無かった。一方、膜厚が $40\mu\text{m}$ のものは、インダクタ7において、電源ノイズに同期したノイズ成分が検出された。したがって、有機絶縁物がノイズシールドの役目を果たすには、 $50\mu\text{m}$ 以上の膜厚が必要である。なお、本実施例では、インダクタの配線はPIQ層で上下とも囲まれており、漏れ電流や配線間のクロストークを完全に抑えることができた。

【0024】以上のように、コンデンサ層とインダクタ層の上下位置関係によらず、誘電損失が小さく、生産安定性が高く、ノイズ発生も少ない積層型LCフィルタを得ることができる。

【0025】

【発明の効果】本発明によれば、積層型LCフィルタの誘電損失を小さく、生産安定性を高く、ノイズ発生を少なくすることができる。また、LCフィルタを用いて、小型・低ノイズのチップ型素子、さらに、チップ型素子を搭載した小型・低コストの高周波対応モジュールを得られる。

【図面の簡単な説明】

【図1】実施例1の積層型LCフィルタの層構成を示す図である。

【図2】チップ型素子としてのLCフィルタとそれを搭載した高周波対応モジュールを示す図である。

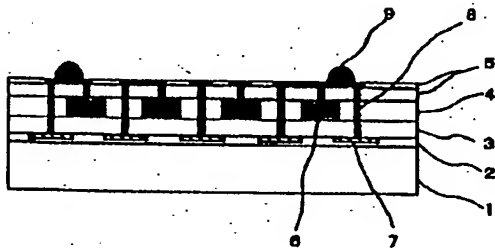
【図3】実施例2の積層型LCフィルタの層構成を示す図である。

【符号の説明】

1…絶縁基板、2…インダクタ層、3…有機絶縁物層、4…コンデンサ層、5…低誘電体層、6…コンデンサ、7…インダクタ、8…配線、9…外部端子、10…ランド型外部端子、11…チップ型素子、12…高周波対応モジュール、13…電極配線。

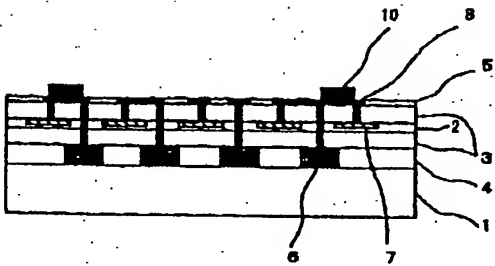
【図1】

図 1



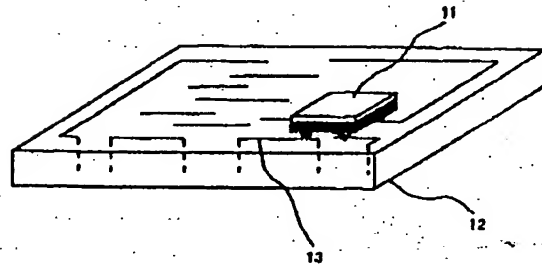
【図3】

図 3



【図2】

図 2



フロントページの続き

(72)発明者 綿引 誠次
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内
(72)発明者 生田目 俊秀
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内
(72)発明者 永井 晃
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72)発明者 赤星 晴夫
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内
Fターム(参考) 5E070 AA05 AB01 BA01 CB03 CB12
5E082 AA01 AB03 BB05 BC33 BC40
EE04 EE26 EE35 FG04 FG06
FG26 FG54 GG01 GG11 HH43
JJ15 KK01 MM22 PP01 PP09
5J024 AA01 DA01 DA29 DA35